

KNO-1302-5203

[20.1001.1.23223723.1405.13.2.3.4](https://doi.org/10.1001.1.23223723.1405.13.2.3.4)

بهبود تحمل پذیری خطای اتصال کوتاه و مدار باز در اینورتر چندسطحی آبشاری با استفاده از راهکار ترکیبی سخت افزاری و استراتژی سوئیچینگ

شکوفه میزانی shokoufeh.mizani@icloud.com

کارشناسی ارشد مهندسی برق - الکترونیک قدرت و ماشین های الکتریکی - دانشگاه بین المللی امام خمینی قزوین

دکتر محمد سروی msarvi@iust.ac.ir

عضو هیئت علمی دانشکده مهندسی برق دانشگاه علم و صنعت ایران

چکیده

مبدل های چند سطحی به دلیل کیفیت مناسب ولتاژ خروجی، اعوجاج هارمونیک کمتر و قابلیت کاربرد در سطوح توان متوسط و بالا، در سال های اخیر در سامانه های انرژی تجدیدپذیر، درایوهای صنعتی و شبکه های الکتریکی مورد توجه قرار گرفته اند. با این حال، افزایش تعداد ادوات نیمه هادی و اجزای جانبی، احتمال وقوع خطا و کاهش قابلیت اطمینان را افزایش می دهد. در میان توپولوژی های مختلف، اینورتر چندسطحی آبشاری پل H به دلیل ساختار ماژولار، توسعه پذیری و امکان استفاده از منابع DC مجزا، گزینه ای مناسب برای کاربردهای فتوولتائیک و درایوهای توان بالا محسوب می شود. هدف این پژوهش ارائه راهکاری برای بهبود بهره برداری تحمل پذیر خطا در یک اینورتر آبشاری سه فاز پنج سطحی است. در روش پیشنهادی، اصلاح پیکربندی سخت افزاری و راهبرد سوئیچینگ/کنترل به صورت مکمل به کار گرفته شده اند تا اثر خطاهای مدار باز و اتصال کوتاه در سلول ها و پل های مبدل کاهش یابد. عملکرد سامانه در شش سناریوی شبیه سازی در محیط MATLAB/Simulink بررسی شده است. نتایج نشان می دهد که در شرایط وقوع خطا، استفاده از مدولاسیون بردار فضایی و سازوکار جبرانی مبتنی بر مدار دوبرابرکننده ولتاژ می تواند ضمن کاهش افت کیفیت خروجی، جریان سه فاز متعادل تری را به بار تحویل دهد. در سناریوی خطای مدار باز همراه با روش پیشنهادی، مقادیر THD گزارش شده برای جریان و ولتاژ خروجی به ترتیب حدود ۳۸/۱۱ و ۸۹/۱۱ درصد بوده است. بنابراین، راهکار ترکیبی ارائه شده قابلیت افزایش تداوم سرویس و بهبود کیفیت توان پس از وقوع خطا را دارد.

واژگان کلیدی: اینورتر چندسطحی، پل H آبشاری، تحمل پذیری خطا، خطای مدار باز، خطای اتصال کوتاه، مدولاسیون بردار فضایی، فتوولتائیک.

۱. مقدمه

گسترش کاربرد سامانه‌های الکترونیک قدرت در درایو موتورهای، انرژی‌های تجدیدپذیر، انتقال HVDC، جبران‌سازی کیفیت توان و خودروهای الکتریکی، نیاز به مبدل‌هایی با توان نامی بالاتر و کیفیت خروجی بهتر را افزایش داده است. مبدل‌های چندسطحی با تولید ولتاژ خروجی پله‌ای با تعداد سطوح بیشتر، امکان کاهش محتوای هارمونیک و تنش ولتاژ روی ادوات نیمه‌هادی را فراهم می‌کنند. در مقابل، افزایش تعداد کلیدها، درایورها، منابع DC و اجزای ذخیره‌کننده انرژی موجب افزایش مسیرهای بالقوه خرابی می‌شود. ازاین‌رو قابلیت اطمینان و تحمل‌پذیری خطا به یکی از شاخص‌های مهم طراحی مبدل‌های چندسطحی تبدیل شده است.

سه خانواده کلاسیک مبدل‌های چندسطحی شامل مبدل مهار دیودی، خازن شناور و آبشاری پل H هستند. ساختار CHB به دلیل ماژولار بودن، امکان افزایش آسان تعداد سطوح و استفاده از منابع DC مستقل، در کاربردهای مبتنی بر منابع تجدیدپذیر مزیت ویژه‌ای دارد. با این وجود، از کار افتادن یک سلول یا یک کلید می‌تواند تعداد سطوح ولتاژ در دسترس را کاهش دهد و موجب عدم تعادل ولتاژهای فازی، افزایش هارمونیک و کاهش توان قابل تحویل شود.

پژوهش حاضر بر این مسئله تمرکز دارد که چگونه می‌توان پس از وقوع خطا، بدون توقف کامل سامانه، عملکرد قابل قبولی برای بار حفظ کرد. ایده اصلی، ترکیب قابلیت تغییر ساختار سخت‌افزاری با اصلاح روش سوئیچینگ و کنترل است. چنین رویکردی در مقایسه با روش‌های صرفاً سخت‌افزاری یا صرفاً نرم‌افزاری، امکان پوشش طیف وسیع‌تری از حالات خطا را فراهم می‌کند.

۲. پیشنهاد پژوهش و مبانی تحمل‌پذیری خطا

خطاهای کلیدهای قدرت عموماً به دو گروه مدار باز و اتصال کوتاه تقسیم می‌شوند. در خطای مدار باز، مسیر هدایت مورد انتظار قطع می‌شود و در خطای اتصال کوتاه، کلید در وضعیت هدایت باقی می‌ماند. هر دو نوع خطا می‌توانند توالی کلیدزنی را مختل کنند. در CHB، در صورت غیرقابل استفاده شدن یک سلول، معمولاً نخست باید سلول معیوب از مسیر توان جدا یا بای‌پس شود و سپس الگوریتم مدولاسیون برای استفاده مؤثر از سلول‌های سالم اصلاح گردد.

روش‌های تحمل خطا را می‌توان به چهار گروه کلیدمحور، ساق‌محور، ماژول‌محور و سیستم‌محور تقسیم کرد. در راهکارهای کلیدمحور از کلیدهای کمکی سری یا موازی و حالات کلیدزنی افزونه استفاده می‌شود. در روش‌های ساق‌محور، ساق سالم یا افزونه جایگزین بخش معیوب می‌شود. در راهکارهای ماژول‌محور، سلول معیوب از مدار کنار گذاشته و با تغییر دامنه، فاز یا نقطه خنثی، ولتاژهای خطا به خط بازتنظیم می‌شوند. روش‌های سیستم‌محور نیز از افزونگی در سطح کل مبدل یا مبدل کمکی استفاده می‌کنند.

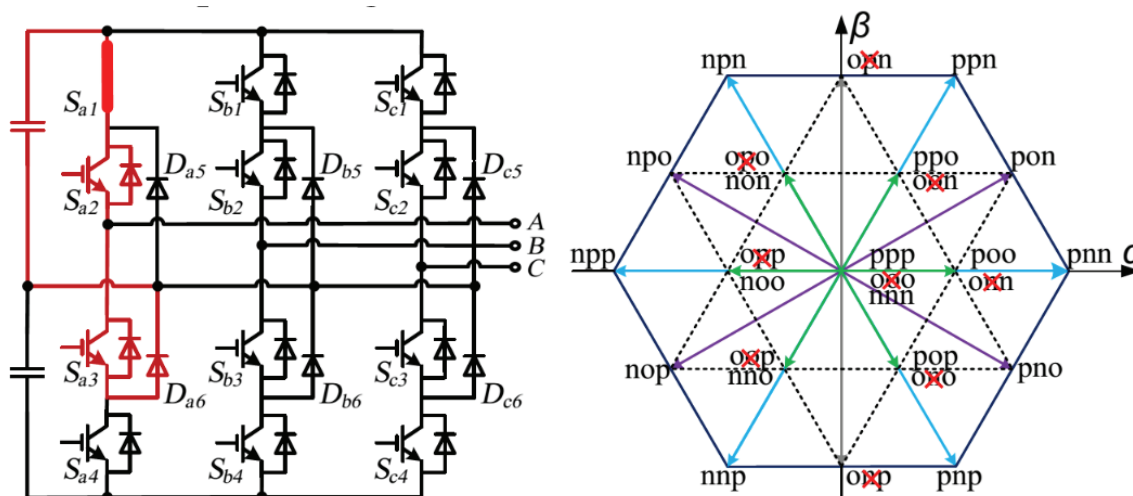
مرورهای جدید نشان می‌دهند که کنترل جبرانی برای سلول‌های معیوب CHB عمدتاً بر تزریق مولفه هموپلار، جابه‌جایی نقطه خنثی، جبران فاز و تغییر شاخص مدولاسیون استوار است. با وجود این، انتخاب راهکار به نوع بار، سطح ولتاژ DC و امکان افزایش ولتاژ سلول‌های سالم وابسته است. در کاربردهای فتوولتائیک که ولتاژ منابع DC مستقل و تابع شرایط تابش است، افزایش ساده ولتاژ لینک DC همیشه امکان‌پذیر نیست؛ بنابراین، استفاده از ترکیب اصلاح سخت‌افزاری و کنترل جبرانی اهمیت بیشتری پیدا می‌کند.

۳. ساختار سامانه مورد مطالعه

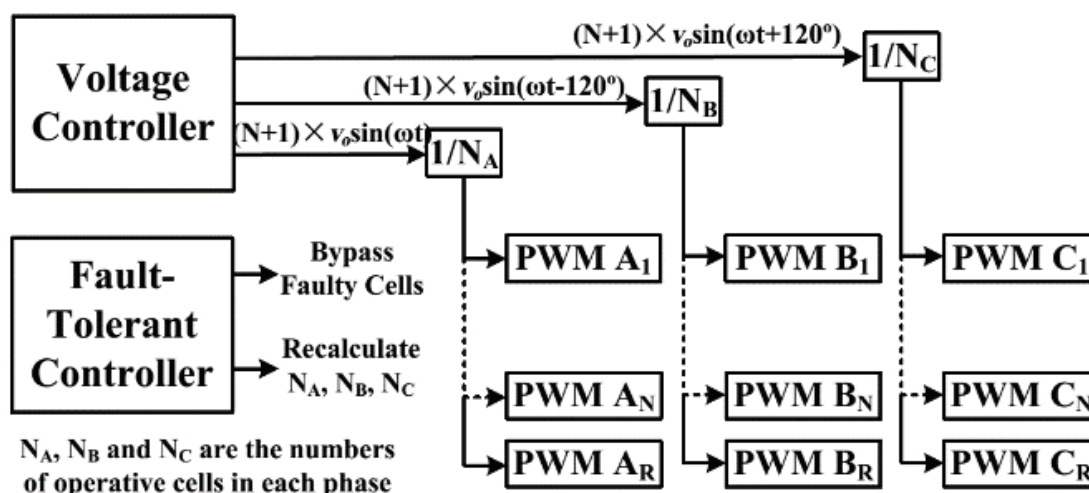
سامانه مورد بررسی یک اینورتر آبشاری سه‌فاز پنج‌سطحی است که هر فاز از دو سلول پل H تشکیل می‌شود. هر سلول به یک منبع DC مستقل متصل است و مجموع ولتاژ سلول‌ها شکل موج چندسطحی را ایجاد می‌کند. در حالت عادی، با انتخاب مناسب حالات کلیدزنی، سطوح ولتاژ مثبت، صفر و منفی در خروجی هر فاز تولید می‌شود. استفاده از منابع مستقل باعث می‌شود این ساختار برای اتصال مستقیم یا غیرمستقیم سامانه‌های فتوولتائیک مناسب باشد.

در مدل شبیه‌سازی، مجموعه پنل‌های خورشیدی، مبدل‌های DC-DC و اینورتر CHB به‌صورت یک سامانه یکپارچه مدل شده‌اند. بخش کنترل وظیفه تولید سیگنال‌های کلیدزنی و تنظیم عملکرد اینورتر را بر عهده دارد. وقوع خطا در یک یا چند پل، موجب کاهش

تعداد سطوح قابل تولید می‌شود؛ بنابراین سازوکار پیشنهادی باید با بای پس بخش معیوب و بازتوزیع نقش سلول‌های سالم، کیفیت توان قابل قبول را حفظ کند.



شکل ۳. ساختار نمونه اینورتر چندسطحی آشاری و فضای بردارهای کلیدزنی.



شکل ۴. ساختار کنترلی و منطق تشخیص/مدیریت خطا در سامانه پیشنهادی.

۴. روش پیشنهادی برای بهره‌برداری تحمل‌پذیر خطا

۴-۱. جداسازی و بای پس بخش معیوب

نخستین مرحله پس از تشخیص خطا، جلوگیری از گسترش اثر آن به سایر اجزا است. در خطای یک کلید، بسته به نوع خرابی می‌توان از کلیدهای سالم همان ساق برای ایجاد مسیر ایمن استفاده کرد؛ اما در خطاهای چندکلیدی یا زمانی که یک پل به‌طور کامل غیرقابل استفاده است، بای پس مستقل پل ضروری‌تر خواهد بود. در ساختار مورد مطالعه، سلول یا پل معیوب از مسیر تولید ولتاژ کنار گذاشته می‌شود تا از آسیب بیشتر و ایجاد مسیرهای نامطلوب جریان جلوگیری شود.

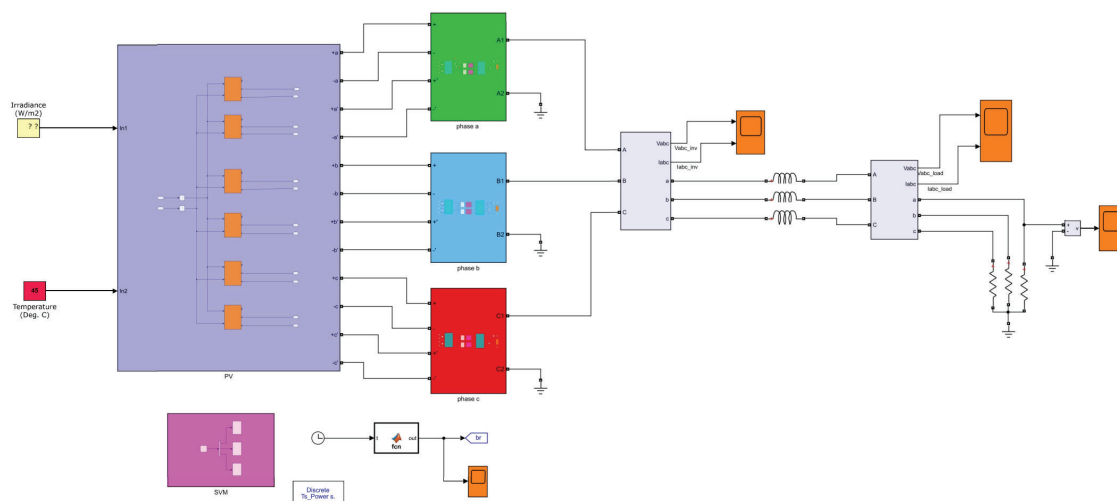
۴-۲. جبران نرم‌افزاری با مدولاسیون بردار فضایی

پس از حذف سلول معیوب، ظرفیت تولید ولتاژ فازها یکسان نخواهد بود. استفاده مستقیم از الگوی کلیدزنی قبل از خطا موجب عدم تعادل خواهد شد. در این پژوهش از راهبرد مبتنی بر مدولاسیون بردار فضایی برای اصلاح مرجع و استفاده بهتر از بردارهای ولتاژ موجود استفاده شده است.

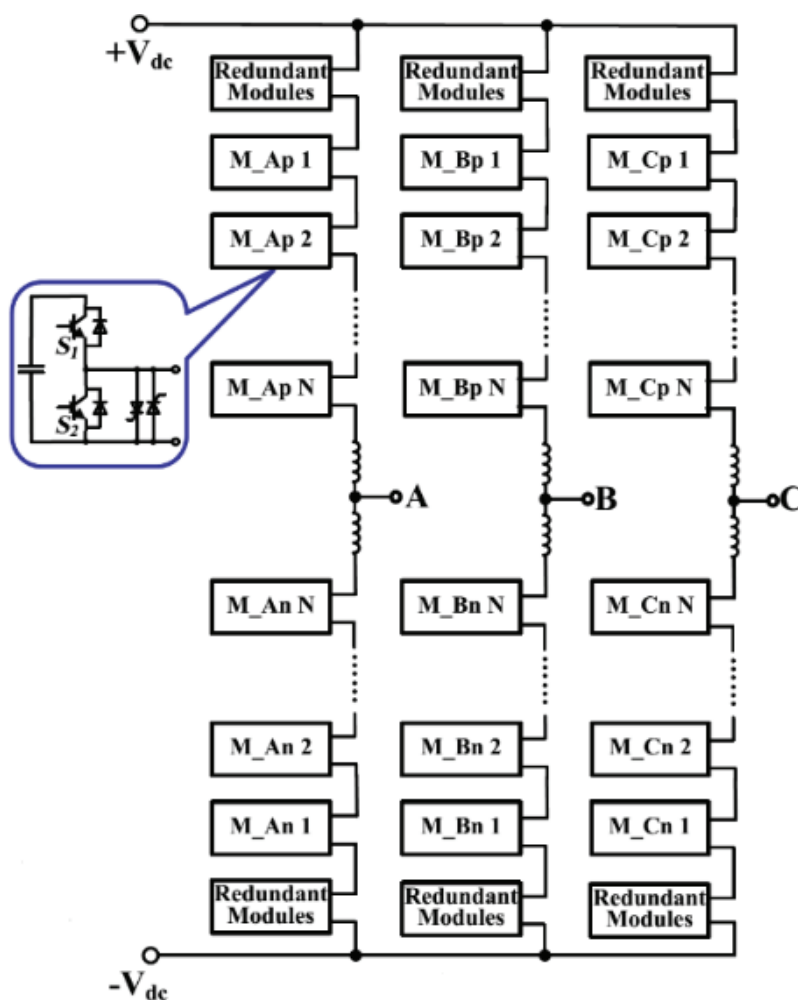
هدف کنترل، حفظ رفتار مناسب جریان بار و کاهش اثر عدم تقارن ولتاژ فازی است. روش SVM به دلیل انعطاف در انتخاب بردارهای نزدیک و امکان تنظیم مولفه‌های مرجع، برای بازآرایی عملکرد پس از خطا مناسب است.

۳-۴. نقش اصلاح سخت‌افزاری و مدار دوبرابر‌کننده ولتاژ

برای کاهش اثر افت ولتاژ ناشی از خارج شدن سلول‌ها، یک راهکار سخت‌افزاری مکمل مبتنی بر تغییر آرایش مبدل و مدار دوبرابر‌کننده ولتاژ در نظر گرفته شده است. هدف این بخش، فراهم کردن ظرفیت جبرانی در مسیر تامین انرژی است تا افت سطح ولتاژ و اعوجاج خروجی کاهش یابد. ترکیب این سازوکار با کنترل مناسب باعث می‌شود روش پیشنهادی صرفاً وابسته به افزایش شاخص مدولاسیون نباشد و در شرایطی که ولتاژ منابع مستقل محدود است نیز قابلیت بهتری ارائه دهد.



شکل ۵. پیاده‌سازی شبیه‌سازی سامانه در MATLAB/Simulink.



شکل ۶. منطق اجرایی کنترل و مسیر تصمیم‌گیری در شرایط خطا.

۵. مدل‌سازی و سناریوهای شبیه‌سازی

ارزیابی عملکرد در MATLAB/Simulink و بر مبنای مدل اینورتر CHB سه‌فاز پنج‌سطحی انجام شده است. بار و منبع فتوولتائیک مطابق ساختار پایان‌نامه مدل‌سازی شده‌اند. هدف از طراحی سناریوها، مقایسه رفتار سامانه در حالت سالم، حالت خطا بدون کنترل جبرانی و حالت خطا همراه با راهکارهای پیشنهادی است.

سناریوی اول: عملکرد عادی

در این حالت سامانه بدون وقوع خطا و بدون نیاز به راهکار تحمل‌پذیر خطا ارزیابی می‌شود. این سناریو مبنای مقایسه سایر حالات است و نشان می‌دهد اینورتر در شرایط عادی قادر به تولید ولتاژ پنج‌سطحی و تامین جریان مورد نیاز بار است.

سناریوی دوم: وقوع خطا بدون کنترل پیشنهادی

در این حالت یک وضعیت خطا در پل‌های اینورتر اعمال می‌شود، اما کنترل جبرانی پیشنهادی فعال نیست. هدف، مشاهده مستقیم اثر خطا بر ولتاژ و جریان خروجی است. نتایج این سناریو کاهش کیفیت شکل موج و افزایش عدم تعادل را نشان می‌دهد.

سناریوی سوم: خطا همراه با کنترل SVM

پس از بای پس بخش معیوب، کنترل مبتنی بر SVM فعال می شود. نتایج نشان می دهد با وجود کاهش ظرفیت ولتاژ در یک بخش، کنترل کننده قادر است جریان متعادل تری به بار تحویل دهد و اثر خطا بر عملکرد کلی سامانه را کاهش دهد.

سناریوی چهارم: استفاده از مدار دوبرابر کننده ولتاژ

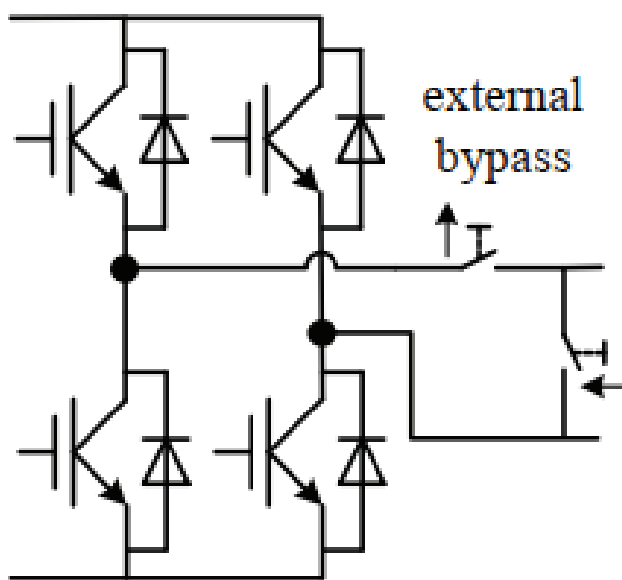
در این سناریو، راهکار سخت افزاری جبرانی در کنار کنترل اعمال می شود. هدف، جبران بخشی از افت ولتاژ و بهبود کیفیت خروجی است. نتایج گزارش شده در پایان نامه نشان دهنده بهبود عملکرد نسبت به حالت خطای بدون جبران است.

سناریوی پنجم: خطای مدار باز بدون جبران سخت افزاری

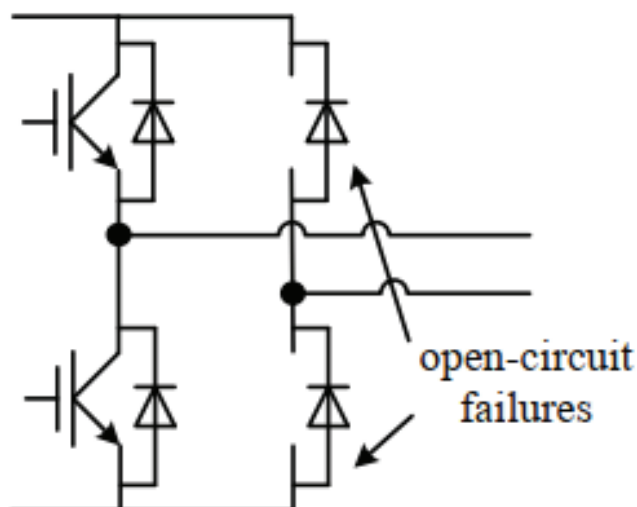
خطای مدار باز روی پل های مورد نظر اعمال می شود و سامانه بدون مدار دوبرابر کننده ولتاژ بررسی می گردد. خروجی در این وضعیت دارای اعوجاج محسوس و کاهش سطح ولتاژ است و نقش ضرورت راهکار جبرانی را آشکار می سازد.

سناریوی ششم: خطای مدار باز همراه با راهکار پیشنهادی

شرایط خطای مدار باز مشابه سناریوی پنجم است، اما سازوکار دوبرابر کننده ولتاژ و کنترل پیشنهادی فعال می شود. مطابق نتایج، با وجود کاهش سطح ولتاژ فاز معیوب، جریان خروجی رفتار متعادل تری دارد و THD جریان و ولتاژ به ترتیب حدود ۳۸/۱۱ و ۸۹/۱۱ درصد گزارش شده است.

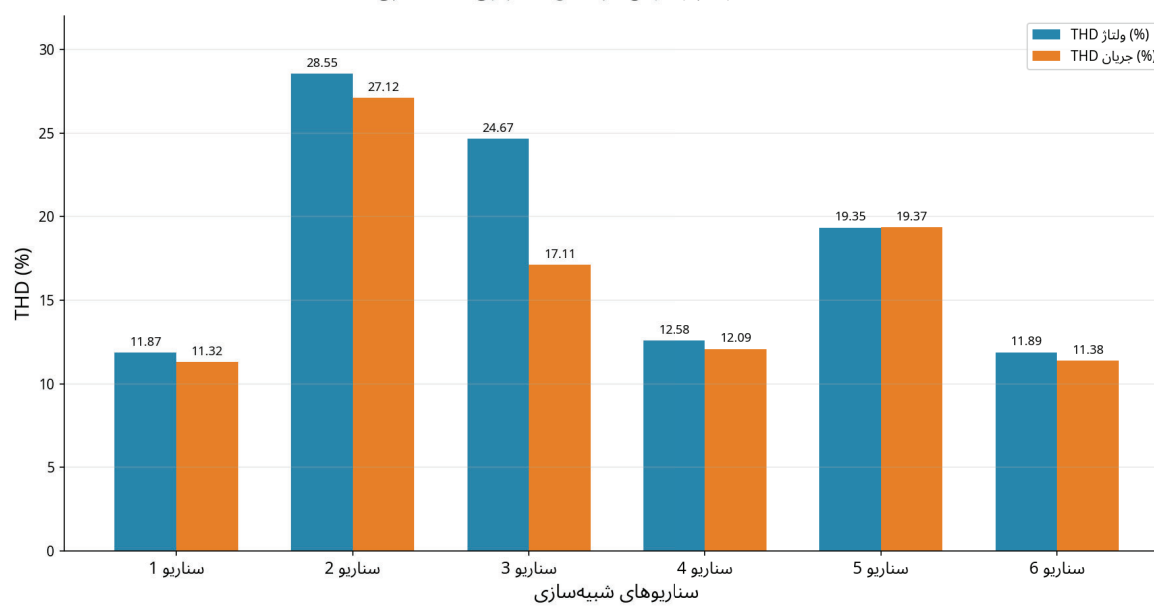


شکل ۷. نمونه بای پس سخت افزاری پل معیوب.

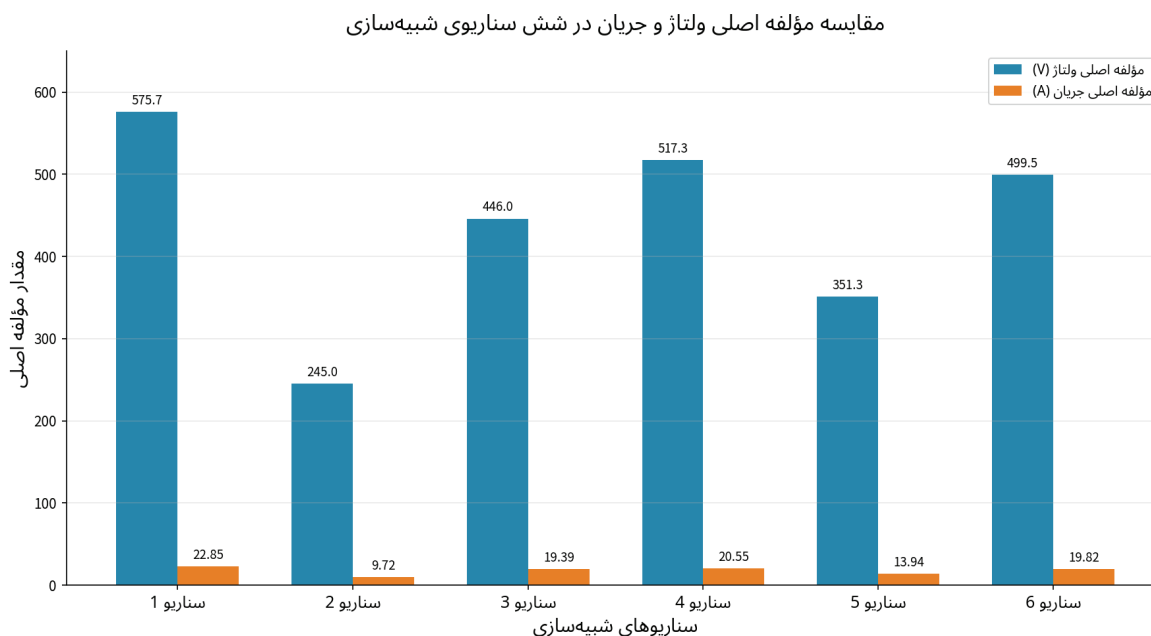


شکل ۸. نمایش نمونه خطای مدار باز و مسیر بای پس.

مقایسه THD ولتاژ و جریان در شش سناریوی شبیه سازی



شکل ۹. مقایسه THD ولتاژ و جریان در شش سناریوی شبیه سازی.



شکل ۱۰. مقایسه مؤلفه اصلی ولتاژ و جریان در شش سناریوی شبیه‌سازی.

۶. نتایج و بحث

مقایسه شش سناریو نشان می‌دهد که وقوع خطا بدون راهکار جبرانی به سرعت بر کیفیت ولتاژ خروجی اثر می‌گذارد. از دست رفتن یک سولول یا پل موجب کاهش تعداد حالات ولتاژ و در نتیجه افزایش اعوجاج می‌شود. در کاربرد سه‌فاز، تفاوت ظرفیت فاز معیوب با فازهای سالم می‌تواند عدم تعادل قابل توجهی ایجاد کند.

با اعمال کنترل مبتنی بر SVM، رفتار جریان نسبت به حالت بدون جبران بهبود می‌یابد. اهمیت این موضوع در کاربردهایی مانند درایوها و سامانه‌های منفصل از شبکه بیشتر است، زیرا در بسیاری از موارد ادامه تامین بار حتی با کاهش ظرفیت مبدل از توقف کامل ارزشمندتر است. نتایج پایان‌نامه نشان می‌دهد راهبرد کنترلی قادر است در حضور عدم تعادل ولتاژ، جریان بار را در وضعیت قابل قبول‌تری حفظ کند.

افزودن سازوکار سخت‌افزاری مکمل باعث بهبود عملکرد می‌شود. مدار دوبرابرکننده ولتاژ به عنوان ظرفیت جبرانی، محدودیت ناشی از کاهش سطح ولتاژ را تا حدی کاهش می‌دهد. در سناریوی ششم، جریان‌های سه‌فاز به شکل نزدیک‌تری به رفتار سینوسی حفظ شده‌اند. مقدار THD جریان حدود ۳۸/۱۱ درصد و THD ولتاژ حدود ۸۹/۱۱ درصد گزارش شده است. این نتایج نشان می‌دهد اگرچه خطا به‌طور کامل حذف نمی‌شود، ترکیب کنترل و اصلاح ساختار می‌تواند از افت شدید کیفیت توان جلوگیری کند.

از منظر مهندسی، راهکار پیشنهادی با افزایش تعداد ادوات قدرت هزینه سخت‌افزاری را افزایش می‌دهد. در پایان‌نامه، ساختار سه‌فاز پنج‌سطحی شامل ۲۴ MOSFET گزارش شده و با توسعه پیکربندی پیشنهادی، هزینه اجزای کلیدی افزایش می‌یابد. با این حال، در کاربردهای حساس که توقف سرویس یا اعزام تیم تعمیراتی هزینه بالایی دارد، افزایش اولیه هزینه می‌تواند در برابر افزایش قابلیت دسترسی‌پذیری توجیه‌پذیر باشد.

۷. مقایسه با روندهای جدید پژوهشی

مطالعات جدید نیز بر اهمیت بازتنظیم مدولاسیون و جبران ولتاژ پس از خرابی سلول‌های CHB تاکید دارند. مرور جامع روش‌های کنترل تحمل‌پذیر خطا در سال ۲۰۲۳، روش‌های مبتنی بر جابه‌جایی فاز، مولفه هموپلار و تنظیم حامل را از مهم‌ترین دسته‌های کنترل نرم‌افزاری معرفی کرده است. پژوهش‌های سال ۲۰۲۴ نیز روش‌های تشخیص خطا، تحلیل THD و جداسازی سلول معیوب را برای اینورترهای پنج‌سطحی بررسی کرده‌اند. در یک پژوهش ۲۰۲۵، تغییر حالت ساختاری و مدولاسیون اصلاح‌شده برای حفظ ولتاژ و توان خروجی پس از خطا پیشنهاد شده است. این روندها نشان می‌دهد ایده ترکیب تغییر ساختار با اصلاح مدولاسیون، همچنان یکی از مسیرهای فعال توسعه اینورترهای تحمل‌پذیر خطا است.

تمایز رویکرد حاضر در تمرکز هم‌زمان بر شرایط منبع فتوولتائیک، بای‌پس بخش معیوب، کنترل SVM و جبران سخت‌افزاری است. این ترکیب به‌ویژه زمانی اهمیت دارد که افزایش ساده ولتاژ لینک DC ممکن نباشد یا منابع DC مستقل رفتار یکسانی نداشته باشند.

جداول و نمودارهای تکمیلی نتایج شبیه‌سازی

برای جمع‌بندی کمی نتایج شش سناریو، مقادیر گزارش‌شده در تحلیل FFT به صورت جدول و نمودار ارائه شده‌اند. این مقاله، مقایسه مستقیم عملکرد حالت سالم، خطا بدون جبران، کنترل SVM و راهکار مبتنی بر مدار دوبرابرکننده ولتاژ را امکان‌پذیر می‌کند.

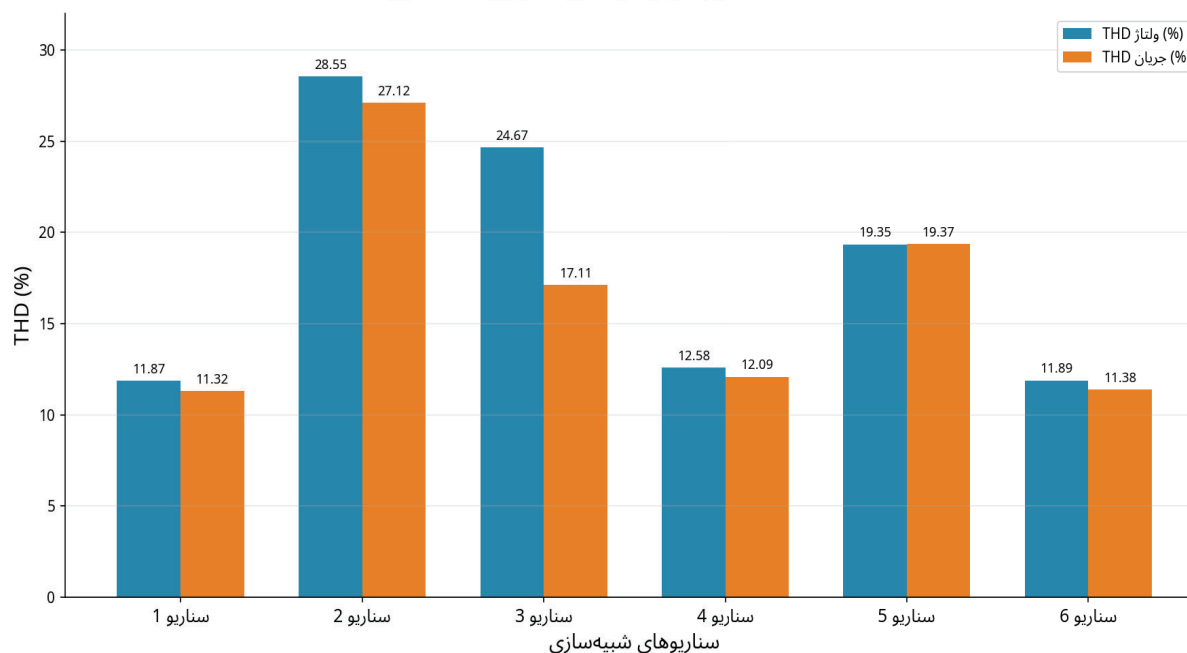
پارامتر	مقدار	واحد/توضیح
ولتاژ نامی پنل	۴۲۵	V
توان نامی پنل	۴۱۵	W
ولتاژ مدار باز	۸۵٫۳	V
ولتاژ در بیشینه توان	۷۲٫۹	V
جریان اتصال کوتاه	۶٫۰۹	A
جریان در بیشینه توان	۵٫۶۹	A
ماژول‌های سری	۷	ماژول
تعداد پنل‌های موازی	۸۸	پنل
ولتاژ DC هر پل	۸۰	V
فرکانس موج حامل	۱۰	Hz
فرکانس مرجع	۵۰	Hz
ولتاژ خروجی نامی	۶۰۰	V

جدول ۱. پارامترهای اصلی مدل شبیه‌سازی

سناریو	شرایط آزمون	مولفه اصلی ولتاژ (V)	THD ولتاژ (%)	مولفه اصلی جریان (A)	THD جریان (%)
۱	حالت عادی	۵۷۵٫۷	۱۱٫۸۷	۲۲٫۸۵	۱۱٫۳۲
۲	خطای اتصال کوتاه، بدون کنترل پیشنهادی	۲۴۵٫۰	۲۸٫۵۵	۹٫۷۲۴	۲۷٫۱۲
۳	خطای اتصال کوتاه + SVM	۴۴۶٫۰	۲۴٫۶۷	۱۹٫۳۹	۱۷٫۱۱
۴	خطای اتصال کوتاه + مدار دوبرابر کننده	۵۱۷٫۳	۱۲٫۵۸	۲۰٫۵۵	۱۲٫۰۹
۵	خطای مدار باز، بدون کنترل پیشنهادی	۳۵۱٫۳	۱۹٫۳۵	۱۳٫۹۴	۱۹٫۳۷
۶	خطای مدار باز + مدار دوبرابر کننده	۴۹۹٫۵	۱۱٫۸۹	۱۹٫۸۲	۱۱٫۳۸

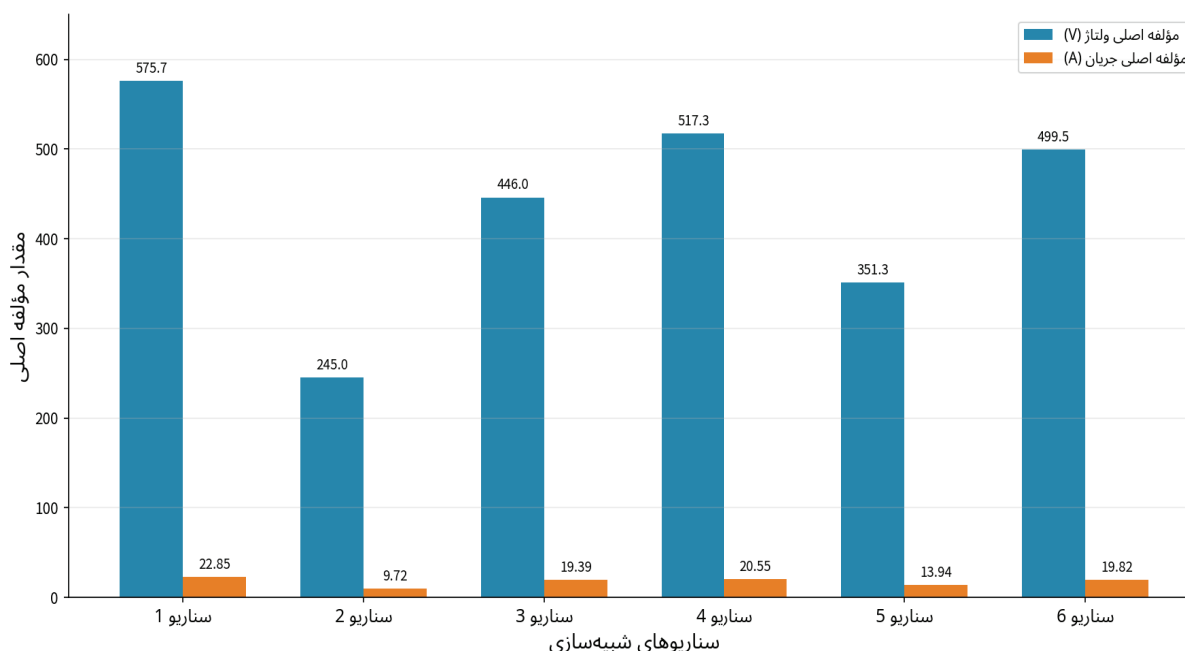
جدول ۲. مقادیر مولفه اصلی و THD استخراج شده از نتایج FFT شش سناریوی شبیه سازی.

مقایسه THD ولتاژ و جریان در شش سناریوی شبیه سازی



شکل ۱. مقایسه THD ولتاژ و جریان در شش سناریوی شبیه سازی.

مقایسه مؤلفه اصلی ولتاژ و جریان در شش سناریوی شبیه‌سازی



شکل ۲. مقایسه مؤلفه اصلی ولتاژ و جریان در شش سناریوی شبیه‌سازی.

از جدول ۲ و شکل ۱ مشاهده می‌شود که وقوع خطا بدون راهکار جبرانی، THD ولتاژ را در سناریوی دوم به ۲۸,۵۵ درصد و THD جریان را به ۲۷,۱۲ درصد افزایش داده است. اعمال SVM در سناریوی سوم THD جریان را به ۱۷,۱۱ درصد کاهش می‌دهد. در سناریوی چهارم، افزودن مدار دوبرابرکننده ولتاژ، THD ولتاژ و جریان را به ترتیب به ۱۲,۵۸ و ۱۲,۰۹ درصد کاهش داده است. برای خطای مدار باز نیز مقایسه سناریوهای پنجم و ششم نشان می‌دهد که استفاده از راهکار جبرانی، THD ولتاژ را از ۱۹,۳۵ به ۱۱,۸۹ درصد و THD جریان را از ۱۹,۳۷ به ۱۱,۳۸ درصد کاهش داده است. این ارقام مستقیماً از تحلیل FFT پایان‌نامه استخراج شده‌اند.

۸. نتیجه‌گیری

در این مقاله، عملکرد تحمل‌پذیر خطای یک اینورتر چندسطحی آبشاری سه‌فاز پنج‌سطحی در حضور خطاهای مدار باز و اتصال کوتاه بررسی شد. افزایش تعداد کلیدهای قدرت در ساختارهای چندسطحی، احتمال خرابی را افزایش می‌دهد و به همین دلیل ادامه بهره‌برداری پس از خطای یکی از نیازهای مهم کاربردهای صنعتی و تجدیدپذیر است.

روش پیشنهادی بر ترکیب بای‌پس یا جداسازی بخش معیوب، اصلاح الگوریتم سوئیچینگ با استفاده از مدولاسیون بردار فضایی و استفاده از یک راهکار سخت‌افزاری جبرانی مبتنی بر مدار دوبرابرکننده ولتاژ استوار است. نتایج شش سناریوی شبیه‌سازی نشان داد که بدون راهکار جبرانی، وقوع خطا موجب افت سطح ولتاژ و افزایش اعوجاج می‌شود؛ در حالی که با فعال شدن کنترل SVM و سازوکار سخت‌افزاری پیشنهادی، جریان خروجی متعادل‌تر و کیفیت توان بهتر حفظ می‌شود.

در سناریوی خطای مدار باز همراه با روش پیشنهادی، THD جریان حدود ۳۸/۱۱ درصد و THD ولتاژ حدود ۸۹/۱۱ درصد گزارش شد. بنابراین، راهکار ارائه‌شده می‌تواند به عنوان یک گزینه برای افزایش تداوم سرویس و قابلیت اطمینان مبدل‌های CHB در کاربردهای فتوولتائیک و درایوهای توان بالا مورد توجه قرار گیرد. برای توسعه آینده، پیاده‌سازی آزمایشگاهی، استفاده از روش‌های تشخیص هوشمند خطا، بهینه‌سازی پارامترهای کنترل و بررسی خطاهای خازن لینک DC پیشنهاد می‌شود.

منابع

- [1] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral point clamped PWM inverter," IEEE Transactions on Industry Applications, vol. IA-۱۷, no. ۵, pp. ۵۱۸-۵۲۲, ۱۹۸۱.
- [2] J. Rodríguez, J. S. Lai, and F. Z. Peng, "Multilevel inverters: A survey of topologies, controls and applications," IEEE Transactions on Industrial Electronics, vol. ۴۹, no. ۴, pp. ۷۲۴-۷۳۸, ۲۰۰۲.
- [3] H. Hamza et al., "A Review of Fault-Tolerant Control Methods for Cascaded H-Bridge Multilevel Inverters," IEEE, ۲۰۲۳.
- [4] P. M. Lingom, J. Song-Manguelle, J. M. Nyobe-Yome, and M. L. Doumbia, "A Comprehensive Review of Compensation Control Techniques Suitable for Cascaded H-Bridge Multilevel Inverter Operation with Unequal DC Sources or Faulty Cells," Energies, vol. ۱۷, no. ۳, art. ۷۲۲, ۲۰۲۴, doi:10.3390/en17030722.
- [5] Comprehensive analysis of faults and diagnosis techniques in cascaded multi-level inverters," Heliyon, vol. ۱۰, no. ۲۱, e3990۱, ۲۰۲۴, doi:10.1016/j.heliyon.2024.e3990۱.
- [6] K. Khalili and J. Nazarzadeh, "Improved Modulation Technique in Cascaded H-Bridge Inverters for Fault-Tolerant With Full Bridge Single Phase Rectifier Structure," IET Power Electronics, vol. ۱۸, e70040, ۲۰۲۵, doi:10.1049/pel2,70040.
- [7] P. Horrillo-Quintero et al., "Fault-tolerant control for a microgrid with PV systems and energy storage systems integrated into quasi-Z-source cascaded H-bridge multilevel inverter," Electric Power Systems Research, vol. ۲۲۶, ۱۰۹۹۳۸, ۲۰۲۴, doi:10.1016/j.epsr.2023.109938.
- [8] C. A. Munoz et al., "Fault-Tolerant Operation of Star- and Delta-Connected Cascaded H-Bridge Multilevel Inverters: A Comparative Study," ۲۰۲۵ ۲۲nd International Conference on Electrical Engineering, Computing Science and Automatic Control, ۲۰۲۵.
- [9] S. R. Hameed and T. H. Al-Mhana, "Cascaded H-Bridge Multilevel Inverter: Review of Topologies and Pulse Width Modulation," Tikrit Journal of Engineering Sciences, vol. ۳۱, no. ۱, ۲۰۲۴.